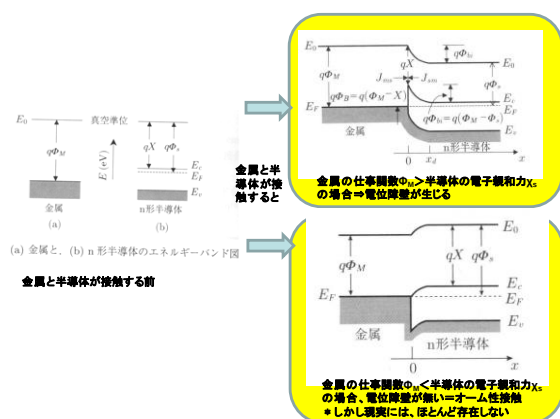


【特徴】pn 接合と異なりキャリアは電子あるいはホールのみ(ユニポーラデバイス)。従って、電流を遮断する時間(注入キャリアが再結合で消滅するまでの時間)はキャリア再結合時間に制限されないので、バイポーラデバイスと比べて高速に動作する。しかし、電位障壁高さは金属と半導体の組み合わせで決まり、一般的にはpn 接合より低いので、逆方向飽和電流は高い(高いリーク電流)。少々消費電力が高くても高速に動作させたい回路に使われる。

【作成方法】金属と半導体をきれいな雰囲気中で接触させます。これは通常、超高真空中(とてもよい真空度)で、きれいにした半導体表面に金属蒸気を蒸発する(蒸着)、あるいは、きれいな雰囲気中で金属を堆積して作成する(化学気相堆積法:CVD:chemical vapor deposition)。

【金属半導体接触のバント図】



はじめに、pn 接合と同じように、金属と半導体が接触するまえの状態のバント図を描く。金属はフェルミ準位まで電子が充満した状態にある。真空準位から測ったフェルミ準位までのエネルギーを仕事関数という。真空準位とは、金属中の電子を束縛された状態から自由に動ける状態にするために必要なエネルギー。このエネルギーに相当する光エネルギーを与えると、金属表面から真空準位へ、つまり金属の外へ電子が放出される(光電効果)。例えば n 型半導体の場合は、フェルミ準位は禁制帯の中にあるから、電子の存在確率はあるが、電子が存在できる席(状態密度)は無い。従って、真空準位とフェルミ準位に相当するエネルギーを与えても、電子は放出されない。そこで、真空準位と電子が実際に存在するエネルギー準位、つまり n 型半導体ならば、伝導帯の底、p 型半導体ならば、荷電子帯の頂上までのエネルギーを電子親和力 χ (ギリシャ語:カイ)と定義し、これに相当するエネルギーを光等の形で与えると、真空準位まで電子を励起することができ、半導体表面から電子が放出される。ここまでは、金属と半導体を接触させる前の状態。次に、金属と半導体を接触させると、pn 接合と同様に、熱平衡状態(バリス電圧がゼロボルトで暗所)では、フェルミ準位が金属と半導体で一致するようにバント図が形成される。

【金属の仕事関数が、半導体の電子親和力より大きい場合】

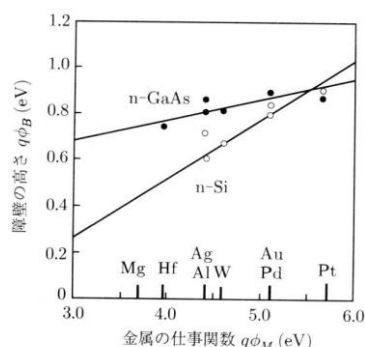
金属	仕事関数(eV)
Al	4.10
Au	4.70
W	4.55
Pt	5.3
半導体	電子親和力(eV)
Si	4.05
Ge	4.13
GaAs	4.07
GaP	4.30

金属と半導体の間には、図に示されるような電位障壁が作られる。n 型半導体の場合、電子に対して障壁となる電位障壁が作られる。

金属側から見た電位障壁の高さは $\phi_B = \phi_{metal} - \chi_s$ で与えられる。こ

こで ϕ_{metal} は金属の仕事関数の値、 χ_s は半導体の電子親和力の値です。半導体デバイスに用いられる代表的な金属の仕事関数と、半導体の電子親和力を示します。従って、理想的に清浄で結果が無い金属と半導体接合では、ある特定の半導体に対しては電位障壁は金属

の仕事関数の値のみで決まる。この理想的な電位障壁の限界を**ショットキーリミット**という。しかし、実際に種々の金属を半導体に付着して金属半導体接合を作って、後に述べる方法で電位障壁を測定してみ



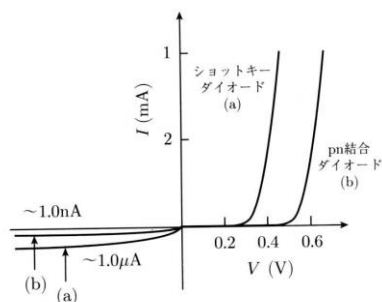
理想的なMS障壁からのずれ

ても、電位障壁高さは金属の仕事関数で決まらない。そこで、バーデイン博士は、金属と半導体の界面に欠陥や不純物があって、その電荷のために電位障壁が決まってしまうという仮説を立てた。実際、半導体は金属との界面で原子の結合が断絶しているため、半導体中の原子の周期的な配列が界面で崩れている。この切れた結合を**ダングリングボンド** (dangling bond) と言う。ダングリングボンドは電荷を帯びる欠陥となる。そのような界面欠陥や汚染不純物によって、金属と半導体界面に**界面準位** (interface states) が作られ、その電荷のために電位障壁が作られると考えた。実際、金属半導体接合について、これまで相当な研究が行われているが、理想的な接合には到達していない。

【金属の仕事関数が半導体の電子親和力より小さい場合】

金属側の電子のエネルギーが半導体中の電子のエネルギーより高い状態にあるから、接触させた途端に金属側から半導体へ電子が移動し、フェルミ準位が一致ようになる。しかしこのとき、pn 接合の p 型半導体と違って、金属中には非常に多数の電子が充満しているから、空乏層は形成されない。このように電子に対して、電位障壁ができない。バイアス電圧をプラス側、マイナス側にかけても、電位障壁ができないため、電子は自由に流れることができる。この場合、電流は電圧に比例して流れることになり、オーム性を示す。しかし実際には、このような金属と半導体の組み合わせを作っても、先ほど示した界面欠陥や不純物などによって、オーム性接触はできない。

【金属半導体接合に流れる電流】



MS(金属・半導体接合)の特徴

【長所】

順方向電圧が低い⇒低損失
少数キャリア注入が無い⇒高周波動作

【短所】

逆方向飽和電流が大⇒逆阻止特性不良
MS界面制御が困難⇒特性制御が困難

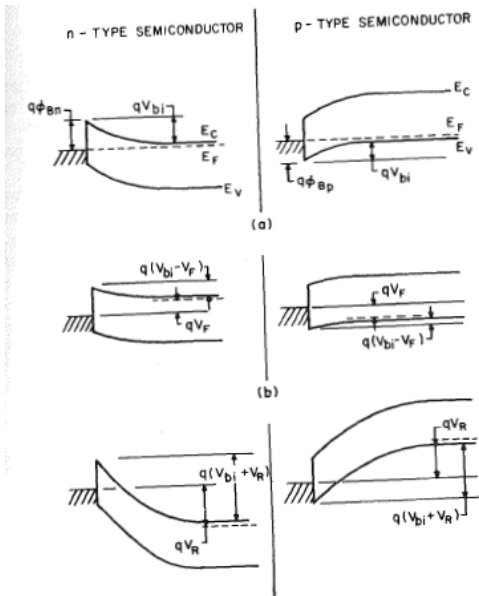
pn 接合と違う点は、半導体が n 型である場合、電流は電子だけが流れる。ホール電流は「基本的には」無い。これを、**ユニポーラ(単一極性)デバイス**と言う。一方、pn 接合では、電子とホールの両極性のキャリアが電流に寄与するので、**バイポーラデバイス**と言う。この違いは、交流的な、高周波動作に大きく影響する。バイポーラデバイスでは電子とホールが両方流れるから、少数キャリア注入が起こる。例えば、p 型半導体領域から、n 型半導体領域にホールが注入されて、ある一定の時間電子がたくさんある n 型半導体中に少数キャリアであるホールが注入され、電子と再結合するまでの時間、滞在することになる。この少数キャリアが再結合で消滅するまでにかかる時間が、デバイスの高速動作の時間遅れになる。従って、**一般的には少数キャリア注入があるバイポーラデバイスは、金属半導体接合デバイスのようなユニポーラデバイスより動作速度が遅い。**実際、金属

半導体接合デバイスは、光領域 ($10^{12}\text{Hz}=\text{テラヘルツ}$) でも動作することができる。

一方、金属半導体接合では、障壁高さを、pn 接合のように高く設計できない。従って、電位障壁を越えて流れる電流が低い電圧から流れ始めるので、逆バイアス電圧を印加したときに流れる逆方向飽和電流が pn 接合デバイスに比べて大きい欠点がある。つまり、**金属半導体接合デバイスは、高速に動作するが、消費電力あるいは待機電力も大きい。**次に金属半導体接合に流れる電流について考える。金属

の仕事関数が半導体の電子親和力より大きい場合、電子に対する電位障壁は、金属側から見た障壁と、半導体側から見た障壁で高さが異なる。その理由は、金属では電子がフェルミ準位まで詰まっているのに対して、半導体中では電子はフェルミ準位には存在せず(フェルミ準位が禁制帯中にある)、伝導帯の底に集中して存在するため。金属中の電子が感じる電位障壁は、 $q\phi_B = q(\phi_M - \chi_s)$ となる。これを **ショットキ障壁** 高さと言う。一方、n 型半導体中の電子(これは伝導帯の底に集中して存在)が感じる電位障壁は $q\phi_{bi} = q(\phi_M - \phi_s) = q\phi_M - [q\chi + (E_c - E_F)]$ となる。これを **内蔵電位** と言う。

【金属半導体接合の空乏層】



pn 接合で p 型のキャリア密度が大変高い状態に相当する。基本的には電荷分布を考えたポアソン方程式を解く問題となる。空乏層内の電位を ϕ_i とするとポアソン方程式は一次元で考えると、 $\frac{d^2\phi_i}{dx^2} = -\frac{qN_d}{\epsilon_s\epsilon_0}$ となる。これを電位 ϕ_i の基準を金属表面(界面)

にとり、空乏層の端では電界強度(電位の位置についての一回微分)がゼロになる、つまり中性領域では電界がかからない境界条件で解くと、電界強度は $E(x) = -\frac{d\phi_i}{dx} = -\frac{qN_d}{\epsilon_s\epsilon_0}(x_d - x)$ ここ

で、 x_d は空乏層の端の位置。電位は $\phi_i(x) = \frac{qN_d}{\epsilon_s\epsilon_0}\left(x_dx - \frac{x^2}{2}\right)$ と二

乗分布を示す。電界強度は金属と半導体の界面で最大になる。

$x=x_d$ での ϕ_i が内蔵電位 ϕ_{bi} になるから、 $\phi_{bi} = \phi_i(x_d) = \frac{qN_dx_d^2}{2\epsilon_s\epsilon_0}$ (式 1) となる。 x_d が空乏層幅となる。空

乏層幅はドナー密度の平方根に比例して n 型半導体側に伸び $x_d = \sqrt{\frac{2\epsilon_s\epsilon_0\phi_{bi}}{qN_d}}$ で与えられる。

【例題】

ドナー密度 $1 \times 10^{16} \text{cm}^{-3}$ と $1 \times 10^{20} \text{cm}^{-3}$ のシリコン結晶に Au を蒸着して作成したショットキーダイオードの空乏層幅を求めなさい。

但し、シリコンの比誘電率は $\epsilon_s = 11.7$ 、真空の誘電率は $\epsilon_0 = 8.85 \times 10^{-12} \text{F/m}$ である。

解答例

ドナー密度 $1 \times 10^{16} \text{cm}^{-3}$ の内蔵電位 $q\phi_{bi}$ は(式 1)から 0.44eV である。同様に $1 \times 10^{20} \text{cm}^{-3}$ の場合のフェルミ準位は -0.033eV (マイナス)と求められる。従って内蔵電位 $q\phi_{bi}$ は 0.68eV となる。 $1 \times 10^{20} \text{cm}^{-3}$ の場合は、フェルミ準位が伝導帯の底より高い状態になる。これを **縮退** しているという。空乏層幅は

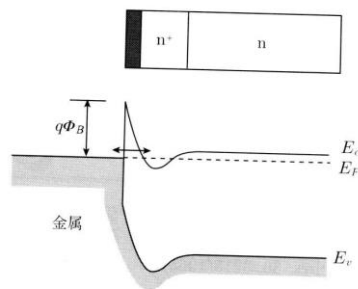
$x_d = \sqrt{\frac{2\epsilon_s\epsilon_0\phi_{bi}}{qN_d}}$ で与えられるから、代入すると $N_d = 10^{16} \text{cm}^{-3}$ の時は、空乏層幅は、

$$x_d = \sqrt{\frac{2 \times 11.7 \times 8.85 \times 10^{-12} [F/m] \times 0.44 [V]}{1.602 \times 10^{-19} [C] \times 1 \times 10^{22} [m^{-3}]}} = 2.4 \times 10^{-7} [m] = 2.4 \times 10^{-5} [cm] = 0.24 \mu m$$

となります。 $N_d = 10^{20} \text{cm}^{-3}$ のときは、

$$x_d = 2.9 \times 10^{-9} [m] = 2.9 \times 10^{-7} [cm] = 29 [\text{\AA}] = 2.9 [nm] \text{ と、とても狭くなる。}$$

通常、このような薄い空乏層幅の場合は、整流性は示さずに、トンネル電流が流れ、オミックコンタクト(電圧に比例した電流が流れる)となる。

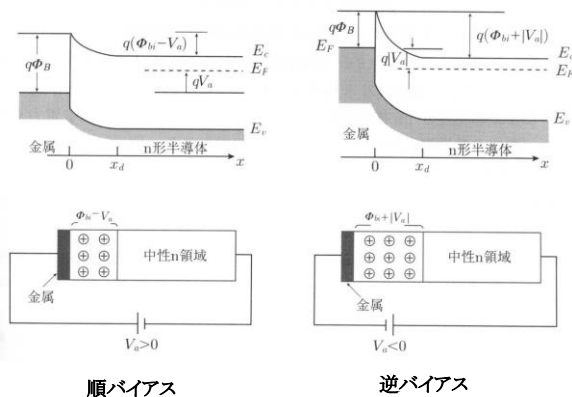


実用的なオミックコンタクト
⇒トンネル伝導
(電圧に比例した電流が流れる)

【電流電圧特性】

電子は金属側からと半導体側の両方から流れ込む。しかしホール電流は無い。金属と半導体の間に作られる電位障壁を越えて流れる電流は熱エネルギーによって電位障壁を越えて流れるため、**熱電子放出電流**と

言う。電圧を印加する。金属側にプラス、n 型半導体側にマイナスの電圧を印加すると、電位障壁が減少して、電流が流れる。この電圧の方向を順方向バイアス。逆の電圧方向は、逆バイアス電圧。これは pn 接合の



順バイアス

逆バイアス

アノードで、p 側が金属になったのと同じ。詳細な式の導出は省略するとして、現象としては、以下ようになる。熱平衡状態では、金属側から半導体へ流れる電流と、半導体から金属に流れる電流はつりあって、正味の電流はゼロとなる。金属側から半導体へ流れる電流は、金属側中の電子が感じる電位障壁 $q\phi_B$ 以上の熱エネルギーを持つ電子が障壁を越えて流れる。このような熱電子放出電流は、金属表面から真空中へ放出される電子の流れとして導きだされ、**リチャードソン・ダッシュマンの式**として

$$J_s = A^* T^2 \exp\left(-\frac{q\phi_B}{kT}\right) \text{ で表され、} A^* \text{ はリチャードソン定数 } A^* = \frac{4\pi m^* q k_B^2}{h^3} \text{。n 型シリコンでは、}$$

$A^* \approx 250 A \text{cm}^{-2} K^{-2}$ となり、n 型 GaAs では $A^* \approx 150 A \text{cm}^{-2} K^{-2}$ 程度となる。順バイアス電圧を加えると、電位障壁は ϕ_{bi} から $\phi_{bi} - V_a$ に減少する。その電位障壁の減少に応じて、半導体側から金属側へ流れる電流は増加します。しかし、金属側から見た電位障壁は変わりません。正味の電流はほぼ、半導体側

から電位障壁を越えて金属側へ流れる電流によって決まる。従って電流は

$$J = J_{S \rightarrow M} - J_{M \rightarrow S} = J_s \left\{ \exp\left(\frac{qV_a}{k_B T}\right) - 1 \right\} \text{ で求めら}$$

れる。逆バイアス電圧では、半導体側から見た電位障壁は ϕ_{bi} から $\phi_{bi} + V_a$ に増加しますから、半導体側から電流はほとんど流れ無い。逆バイアスでは、 $-J_s$ で飽和する。

【例題】

ドナー密度 $N_d = 1 \times 10^{16} \text{cm}^{-3}$ のシリコン結晶 ($q\chi_s = 4.05 \text{eV}$) に Au ($q\phi_M = 4.70 \text{eV}$) を蒸着してショットキーダイオードを作った。室温での内蔵電位 ϕ_{bi} と、ショットキー障壁高さ ϕ_B を求めよ。

但し、シリコンの伝導帯実効状態密度 $N_c = 2.8 \times 10^{19} \text{cm}^{-3}$ である。

内蔵電位は $q\phi_{bi} = q(\phi_M - \phi_s) = q\phi_M - [q\chi + (E_c - E_F)]$ で与えられ、ショットキー障壁高さは $q\phi_B = q(\phi_M - \chi_s)$ で与えられる。

また、フェルミ準位は $E_c - E_F = kT \ln\left(\frac{N_c}{n}\right)$ で与えられる。

解答例

フェルミ準位エネルギーを求めると、

$$E_c - E_F = kT \ln\left(\frac{N_c}{n}\right) = 0.0259 \times \ln\left(\frac{2.8 \times 10^{19}}{1 \times 10^{16}}\right) = 0.206 \text{V} \text{ となります。内蔵電位 } \phi_{bi} \text{ は}$$

$$q\phi_{bi} = q(\phi_M - \phi_s) = q\phi_M - [q\chi + (E_c - E_F)] = 4.70 - [4.05 + 0.206] = 0.44 \text{eV}$$

ショットキー障壁高さは、 $q\phi_B = q(\phi_M - \chi_s) = 4.70 - 4.05 = 0.65 \text{eV}$ となります。